

DERWENT-ACC-NO: 1993-202093

DERWENT-WEEK: 199325

COPYRIGHT 1999 DERWENT INFORMATION LTD

TITLE: Electrostatic chuck e.g. for dry
etching appts. - has stress sensor detecting stress on
lift pin for wafer
NoAbstract

PATENT-ASSIGNEE: FUJITSU LTD[FUIT]

PRIORITY-DATA: 1991JP-0291073 (November 7, 1991)

PATENT-FAMILY:

PUB-NO	PAGES	PUB-DATE	MAIN-IPC
JP 05129421 A		May 25, 1993	N/A
004	H01L 021/68		

APPLICATION-DATA:

PUB-NO	APPL-DESCRIPTOR	APPL-NO
JP 05129421A	N/A	
1991JP-0291073	November 7, 1991	

INT-CL (IPC): G01L009/04, H01L021/302 , H01L021/66 ,
H01L021/68

ABSTRACTED-PUB-NO: JP 05129421A

EQUIVALENT-ABSTRACTS:

CHOSEN-DRAWING: Dwg.1/4

TITLE-TERMS: ELECTROSTATIC CHUCK DRY ETCH APPARATUS STRESS
SENSE DETECT STRESS
LIFT PIN WAFER NOABSTRACT

DERWENT-CLASS: S02 U11

EPI-CODES: S02-F04B1; U11-C07A1; U11-C09C; U11-F02A2;

SECONDARY-ACC-NO:

Non-CPI Secondary Accession Numbers: N1993-155155

(19)日本国特許庁(J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平5-129421

(43)公開日 平成5年(1993)5月25日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/68		R 8418-4M		
G 0 1 L 9/04	1 0 1	9009-2F		
H 0 1 L 21/302		B 7353-4M		
21/66		Z 8406-4M		

審査請求 未請求 請求項の数3(全 4 頁)

(21)出願番号 特願平3-291073

(22)出願日 平成3年(1991)11月7日

(71)出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中1015番地

(72)発明者 松永 大輔

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(74)代理人 弁理士 井桁 貞一

(54)【発明の名称】 静電チャック

(57)【要約】

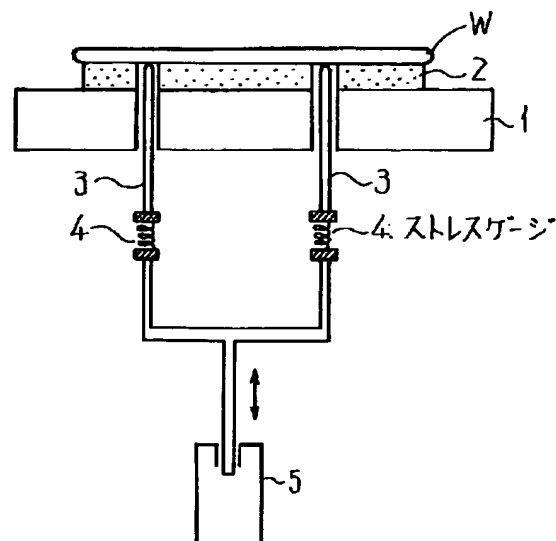
【目的】 ウエハを支持する静電チャックに関し、静電チャックの固定電荷除去に要する時間のマージンを低減して、装置の稼働率および処理のスループットを向上させることを目的とする。

【構成】 1) ウエハを支持するウエハ支持台1と、該ウエハ支持台上で該ウエハを上下動させるリフトピン3と、該上下動の際に該リフトピンにかかるストレスを検知するストレスセンサ4とを有するように構成する。

2) 前記ストレスセンサがスプリングを用いた接点式センサ、またはピエゾ素子、または圧力計であるように構成する。

3) 前記ストレスセンサが出力する信号を、ウエハ搬送系を司るCPUに帰還し、ウエハ搬送の可、不可を判断する機能を有するように構成する。

本発明の原理説明図



【特許請求の範囲】

【請求項1】 ウエハを支持するウエハ支持台と、該ウエハ支持台上で該ウエハを上下動させるリフトピンと、該上下動の際に該リフトピンにかかるストレスを検知するストレスセンサとを有することを特徴とする静電チャック。

【請求項2】 前記ストレスセンサがスプリングを用いた接点式センサ、またはピエゾ素子、または圧力計であることを特徴とする請求項1記載の静電チャック。

【請求項3】 前記ストレスセンサが出力する信号を、ウエハ搬送系を司るCPUに帰還し、ウエハ搬送の可、不可を判断する機能を有することを特徴とする静電チャック。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明はドライエッチング装置等においてウエハを支持する静電チャックに関する。

【0002】近年、半導体装置の微細化に伴い、ドライエッチング装置ではウエハの冷却が重要視されている。そのためウエハを支持するウエハチャックは均一な温度分布を得ることおよびウエハとの間の熱抵抗が少なく熱伝導率が高いことである必要がある。

【0003】従来、良く冷却されたウエハ支持台に単にウエハを置くだけでは、エッチング中にプラズマから供給される熱を十分に逃すことができず、エッチング特性の再現性が乏しかった。

【0004】このために、ウエハ周辺をクランプし機械的に押しつけてウエハ支持台に熱を逃がす方法が実用化されているが、この方法はウエハのオリエンテーションフラットとクランプの位置合わせが必要となり、またウエハ周辺に約2mm程度のクランプマージンが犠牲になり、さらにクランプの影響でウエハ周辺約5〜7mm程度の領域のエッチング特性が変化するため、デバイス形成領域を縮小していた。

【0005】さらに最近では静電チャックを利用するようになった。静電チャックはウエハをクランプすることなくウエハからチャックへの熱伝達率を飛躍的に高くすることができるからである。

【0006】

【従来の技術】図3(A)、(B)は静電チャックの例を示す断面図である。図において、1はウエハ支持台、2は絶縁板、6はDC電極、7はDC電源、11は冷却器、Wはウエハである。

【0007】図3(A)は1電極で片側接地型、図3(B)と2電極型である。ウエハWと電極6間にはセラミックスや絶縁性のゴムシート等からなる絶縁板2で電気的に絶縁されている。

【0008】エッチング中にウエハWと電極6間にわずかの電流が流れ、図4に示されるように絶縁膜中に固定電荷が生ずる。図4(A)、(B)は残留する固定電荷の説明

図である。

【0009】図4(A)はプラズマ処理装置の断面を含む構成図で、1は静電チャックのウエハ支持台でプラズマ発生用の基板側電極、2は絶縁板、6は静電チャックのDC電極、7は静電チャックのDC電源、8は高周波フィルタ、9はプラズマ発生用の対向電極、10はプラズマ発生用のRF電源、Wはウエハである。

【0010】図中で、矢印は電子の通過経路を示す。図4(B)は絶縁膜中に残留する固定電荷の説明図である。ウエハ中にプラズマから電子が注入されると、ウエハおよび絶縁板中に電子-正孔対が発生し、電子はDC電極7より流出して正の電荷が残留する。

【0011】固定電荷は、DC電圧を切った後も、またプラズマ発生用のRF電源を切った後もそのまま絶縁板2中に存在するため、ウエハは継続的に支持台に吸着されたままになる。この残留吸着力のために、ウエハ搬送時にウエハを離脱する際、ウエハは支持台上で跳ね上がり、位置ずれを生じ、搬送エラーを誘発する。

【0012】この問題を防止するため、一般にはDC電圧を切った状態でプラズマ照射を行い、残留する固定電荷を除去する方法が採られている。残留する固定電荷量はエッチングするウエハの膜構造に依存するため、固定電荷除去プロセスは充分なマージンを持つて行うことが必要である。

【0013】

【発明が解決しようとする課題】従来の固定電荷除去プロセスでは充分なマージンを持つて行うことが必要であり、その結果、処理のスループットを犠牲にしなければならないという問題があった。しかしながら、現状の技術では固定電荷の除去はこの方法にたよるしかなかった。

【0014】本発明は静電チャックの固定電荷除去に要する時間のマージンを低減して、装置の稼働率と処理のスループットを向上させることを目的とする。

【0015】

【課題を解決するための手段】上記課題の解決は、1)ウエハを支持するウエハ支持台と、該ウエハ支持台上で該ウエハを上下動させるリフトピンと、該上下動の際に該リフトピンにかかるストレスを検知するストレスセンサとを有する静電チャック、あるいは2)前記ストレスセンサがスプリングを用いた接点式センサ、またはピエゾ素子、または圧力計である前記1)記載の静電チャックにより達成される。3)前記ストレスセンサが出力する信号を、ウエハ搬送系を司るCPUに帰還し、ウエハ搬送の可、不可を判断する機能を有する静電チャックにより達成される。

【0016】

【作用】図1(A)、(B)は本発明の原理説明図である。図において、1は支持台、2は絶縁板でセラミックス板、3はリフトピン、4はストレスゲージ(ストレスセン

サ)、5は昇降動力源、Wはウエハである。

【0017】本発明ではウエハ離脱の際、まず、DC電源を切った状態でプラズマを印加して残留する固定電荷の除去プロセスを行う。ウエハが残留する固定電荷で強い吸着状態にあるときリフトピン3は上昇の途中でストレスゲージ4によりリフトピンにかかるストレスを検出し、この情報をリフトピンの動きを制御するCPUを経由して昇降動力源5の上昇を停止する。

【0018】次いで、再度DC電源を切った状態でプラズマを印加して残留する固定電荷の除去プロセスを行う。次いで、リフトピン上昇途中でストレスを測定する。ストレスが一定限度以下でウエハを上昇できると後のシーケンスを進める。

【0019】このようにして、ウエハ離脱の際の搬送エラーを撲滅し、残留電荷除去プロセス時間を低減して離脱シーケンスの見込むべきマージンを最小にして、装置の稼働率の向上、処理のスループットの向上が可能となる。

【0020】

【実施例】図2(A)～(D)は本発明の実施例の説明図である。図2(A)はストレスゲージとしてスプリングを用い、リフトピンの上下方向の変移 α が一定値に達したときに、電流が流れる接点を利用した例である。

【0021】図2(B)はリフトピンの上下方向の変移 α に対するストレス $F(\alpha)$ の関係を示す図で、 $\alpha = \alpha_0$ に対する $F(\alpha_0)$ より大きいストレスでは搬送エラーが誘発され、 $F(\alpha_0)$ より小さいストレスでは正常な状態である。

【0022】図2(C)はストレスをピエゾ素子を用いて検出する例、図3(D)はストレスを圧力計を用いて検出

する例である。以上いずれのストレスゲージを用いても、前記のようにその出力を電気信号に変換し、ウエハの搬送系を制御するCPUに帰還し、ウエハ搬送の全体のタイミングを適当に調整する。

【0023】また、ストレスゲージの出力を期待される標準出力と比較し、異常があれば警報を発するようにしてもよい。

【0024】

【発明の効果】本発明によれば、静電チャックの固定電荷除去に要する時間のマージンを低減して、装置の稼働率と処理のスループットを向上させることができた。

【図面の簡単な説明】

【図1】 本発明の原理説明図

【図2】 本発明の実施例の説明図

【図3】 静電チャックの例を示す断面図

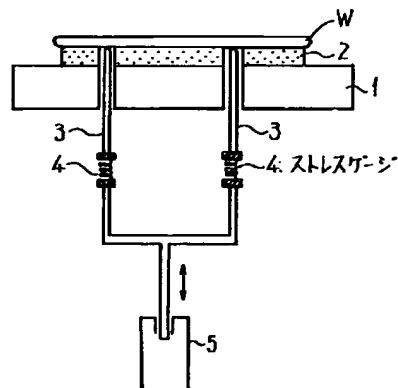
【図4】 残留する固定電荷の説明図

【符号の説明】

- 1 支持台
- 2 絶縁板でセラミックス板
- 3 リフトピン
- 4 ストレスゲージ
- 5 昇降動力源
- 6 静電チャックのDC電極
- 7 静電チャックのDC電源
- 8 高周波フィルタ
- 9 プラズマ発生用の対向電極
- 10 プラズマ発生用のRF電源
- 11 冷却器
- W ウエハ

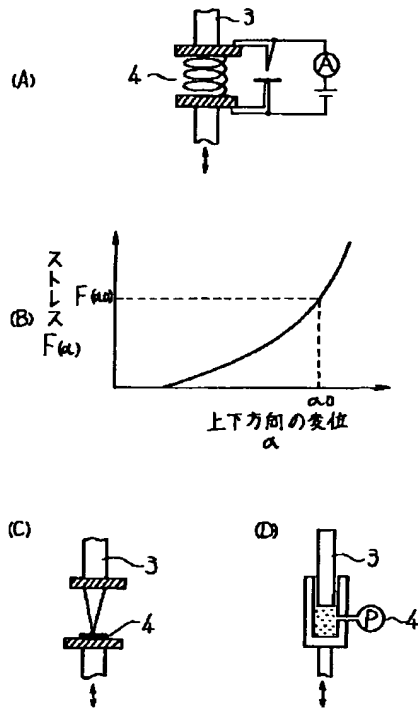
【図1】

本発明の原理説明図



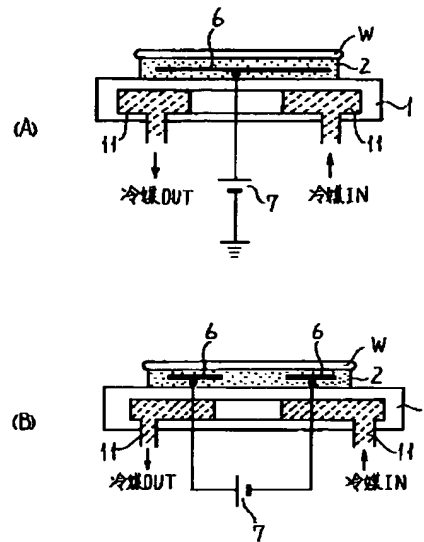
【図2】

実施例の説明図



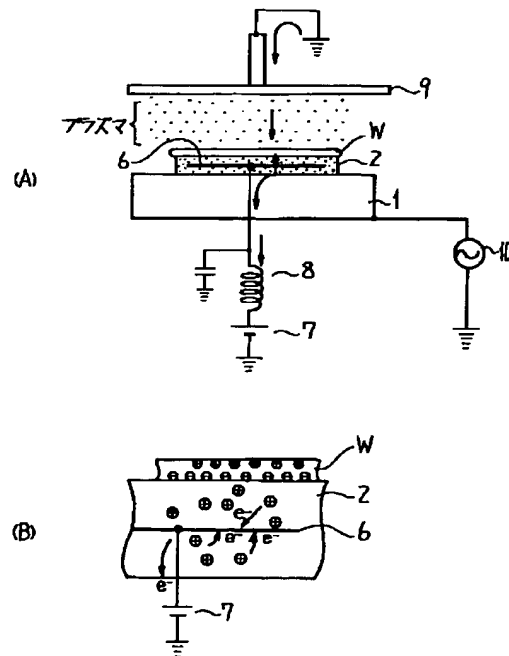
【図3】

静電チャックの例を示す断面図



【図4】

残留する固定電荷・説明図



PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-129421

(43)Date of publication of application : 25.05.1993

(51)Int.Cl.

H01L 21/68
G01L 9/04
H01L 21/302
H01L 21/66

(21)Application number : 03-291073

(71)Applicant : FUJITSU LTD

(22)Date of filing : 07.11.1991

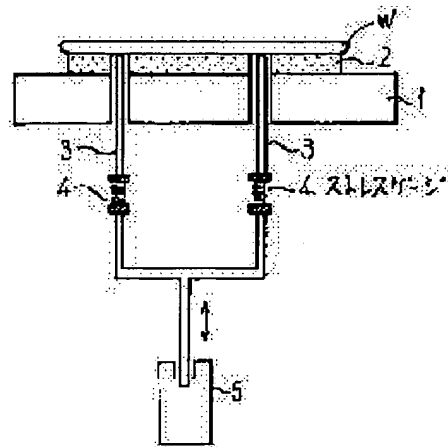
(72)Inventor : MATSUNAGA DAISUKE

(54) ELECTROSTATIC CHUCK

(57)Abstract:

PURPOSE: To reduce the margin for the time necessary to elimination of fixed charge of an electrostatic chuck, and improve the operating efficiency of an equipment and the throughput of processing.

CONSTITUTION: The following are provided for constitution; a wafer retaining stand 1 retaining a wafer, lift pins 3 moving the wafer vertically on the wafer retaining stand, and stress sensors 4 detecting the stress applied to the lift pins at the time of vertical movement. The stress sensor is a contact type sensor using a spring, or a piezoelectric element, or a pressure gauge. The signal outputted from the stress sensor is fed back to a CPU governing wafer conveyance, which CPU is constituted so as to have a function to judge whether wafer conveyance is allowable.



LEGAL STATUS

[Date of request for examination] 12.10.1998

[Date of sending the examiner's decision of rejection] 13.03.2001

[Kind of final disposal of application other than
the examiner's decision of rejection or
application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's
decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office